

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08051241 A**(43) Date of publication of application: **20 . 02 . 96**

(51) Int. Cl.

H01L 41/09
H01L 41/22
H02N 2/00

(21) Application number: **07012327**(22) Date of filing: **30 . 01 . 95**(30) Priority: **03 . 06 . 94 JP 06122732**(71) Applicant: **NGK INSULATORS LTD**(72) Inventor: **TAKEUCHI YUKIHISA
NANATAKI TSUTOMU**(54) **PIEZOELECTRIC/ELECTROSTRICTIVE FILM
ELEMENT AND ITS MANUFACTURE**

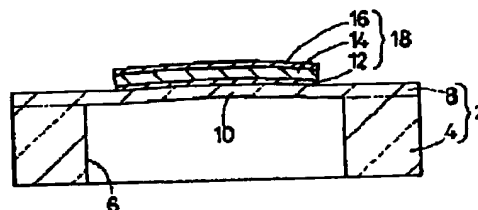
piezoelectric/electrostrictive layer 14 are formed in one body.

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To provide a piezoelectric/electrostrictive film element and its advantageous manufacturing method whereby the strain and stress in its piezoelectric/electrostrictive operation part can be changed efficiently into displacements and the reduction percentages of the displacements in the case of the concurrent operations of a plurality of piezoelectric/electrostrictive operation parts can be made small.

CONSTITUTION: A piezoelectric/electrostrictive film element has a ceramic base body 2 wherein a diaphragm part 10 is so provided as to cover a window part 6, and it has a film-like piezoelectric/electrostrictive operation part 18 provided in the diaphragm part 10 which comprises a lower electrode 12, a piezoelectric/electrostrictive layer 14 and an upper electrode 16. In this piezoelectric/electrostrictive film element, the shape of the diaphragm part 10 is made protrusive outward. Also, in the case of manufacturing such piezoelectric/electrostrictive film element, the ceramic base body 2 whose diaphragm part 10 is made protrusive outward is prepared, and its outside surface, at least the lower electrode 12 and the



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-51241

(43) 公開日 平成 8 年 (1996) 2 月 20 日

(51) Int.Cl.⁶

H 0 1 L 41/09

41/22

H 0 2 N 2/00

識別記号

庁内整理番号

F I

技術表示箇所

B

H 0 1 L 41/ 08

41/ 22

C

Z

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号 特願平7-12327

(22) 出願日 平成 7 年 (1995) 1 月 30 日

(31) 優先権主張番号 特願平6-122732

(32) 優先日 平 6 (1994) 6 月 3 日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004064

日本碍子株式会社

愛知県名古屋市中瑞穂区須田町 2 番 56 号

(72) 発明者 武内 幸久

愛知県名古屋市中瑞穂区須田町 2 番 56 号 日

本碍子株式会社内

(72) 発明者 七瀬 努

愛知県名古屋市中瑞穂区須田町 2 番 56 号 日

本碍子株式会社内

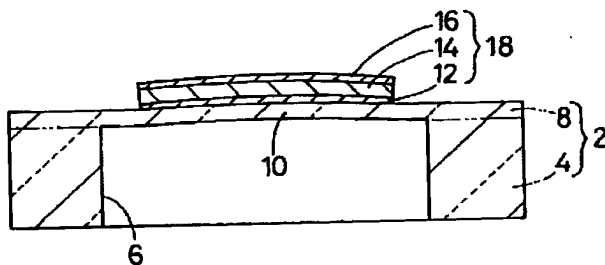
(74) 代理人 弁理士 中島 三千雄 (外 2 名)

(54) 【発明の名称】 圧電／電歪膜型素子及びその製造方法

(57) 【要約】

【目的】 圧電／電歪作動部に発生する歪みや応力を効率よく変位に変えることが出来、また複数の圧電／電歪作動部の同時駆動に際しての変位低下率を小さく為し得る圧電／電歪膜型素子及びそれを有利に製造し得る手法を提供する。

【構成】 窓部 6 を覆蓋するようにダイヤフラム部 10 を設けたセラミック基体 2 と、該ダイヤフラム部位に設けた、下部電極 12、圧電／電歪層 14 及び上部電極 16 から構成される膜状の圧電／電歪作動部 18 とを有する圧電／電歪膜型素子において、前記ダイヤフラム部 10 が外方に凸なる形状を有するように構成した。また、かかる圧電／電歪膜型素子を製造するに際して、ダイヤフラム部 10 が外方に凸なる形状を呈するセラミック基体 2 を準備し、その外面上に、少なくとも下部電極 12 及び圧電／電歪層 14 を一体的に形成するようにした。



【特許請求の範囲】

【請求項 1】 少なくとも一つの窓部を有すると共に、該窓部を覆蓋するように、薄肉のダイヤフラム部が一体に設けられてなるセラミック基体と、該ダイヤフラム部の外面上に膜形成法によって層状に順次設けた下部電極、圧電／電歪層及び上部電極より構成される膜状の圧電／電歪作動部とを備えた圧電／電歪膜型素子にして、前記セラミック基体におけるダイヤフラム部が外方に凸なる形状を有し、該凸形状の外面上に前記膜状の圧電／電歪作動部が形成されていることを特徴とする圧電／電歪膜型素子。

【請求項 2】 前記セラミック基体におけるダイヤフラム部の外方に凸なる形状の突出量が、前記窓部の中心を通る最短寸法の 5%以下とされている請求項 1 に記載の圧電／電歪膜型素子。

【請求項 3】 前記ダイヤフラム部の平均結晶粒子径が、 $5\mu\text{m}$ 以下である請求項 1 又は請求項 2 に記載の圧電／電歪膜型素子。

【請求項 4】 前記ダイヤフラム部の厚さが、 $50\mu\text{m}$ 以下である請求項 1 乃至請求項 3 の何れかに記載の圧電／電歪膜型素子。

【請求項 5】 前記圧電／電歪作動部の厚さが、 $100\mu\text{m}$ 以下である請求項 1 乃至請求項 4 の何れかに記載の圧電／電歪膜型素子。

【請求項 6】 前記セラミック基体が複数の窓部を有し、それら窓部に前記ダイヤフラム部がそれぞれ外方に凸なる形状に一体に形成されていると共に、該ダイヤフラム部の各々の外面上に、前記圧電／電歪作動部が形成されている請求項 1 乃至請求項 5 の何れかに記載の圧電／電歪膜型素子。

【請求項 7】 少なくとも一つの窓部を有すると共に、該窓部を覆蓋するように、薄肉のダイヤフラム部が一体に設けられてなるセラミック基体と、該ダイヤフラム部の外面上に膜形成法によって層状に順次設けた下部電極、圧電／電歪層及び上部電極より構成される膜状の圧電／電歪作動部とを備えた圧電／電歪膜型素子を製造する方法にして、

前記セラミック基体におけるダイヤフラム部が外方に凸なる形状を呈するものを準備し、次いで該外方に凸なる形状のダイヤフラム部の外面上に、膜形成法によって前記下部電極及び圧電／電歪層を順次層状に形成し、更に必要に応じて前記上部電極を設けた後、かかる圧電／電歪層を焼成せしめて、該ダイヤフラム部の凸形状の外面上に少なくとも該下部電極及び圧電／電歪層を一体的に形成したことを特徴とする圧電／電歪膜型素子の製造方法。

【発明の詳細な説明】

【0001】

【技術分野】 本発明は、圧電／電歪膜型素子、中でも主にフィルター、ディスプレイ、マイクロホン、発音体

(スピーカ等)、各種振動子や発振子、更にはセンサ等に用いられるユニモルフ型等の、屈曲変位または力を発生させる、或いは屈曲変位や力を検出するタイプの圧電／電歪膜型素子及びその製造方法に関するものである。なお、ここで称呼される素子とは、電気エネルギーを機械エネルギーに変換、即ち機械的な変位、応力または振動に変換する素子の他、その逆の変換を行なう素子をも意味するものである。

【0002】

【背景技術】 近年、光学や精密加工等の分野において、サブミクロンのオーダーで光路長や位置を調整する変位素子や、微小変位を電気的变化として検知する検出素子が所望されるようになってきており、これに 대응するものとして、強誘電体等の圧電材料に電界を加えた時に起こる逆圧電効果に基づくところの変位の発現、或いはその逆の現象を利用した素子である、アクチュエータやセンサに用いられる圧電／電歪素子の開発が進められている。そして、その中で、スピーカー等においては、そのような圧電／電歪素子構造として、従来から知られているユニモルフ型等が好適に採用されている。

【0003】 このため、本願出願人にあっても、先に、特開平 3-128681 号や特開平 5-49270 号等として、各種の用途に好適に用いられ得る、セラミック製の圧電／電歪膜型素子（アクチュエータ）を提案した。この圧電／電歪膜型素子は、少なくとも一つの窓部を有すると共に、該窓部を覆蓋するように、薄肉のダイヤフラム部を一体に設けることによって、少なくとも一つの薄肉の壁部を形成してなるセラミック基体を備え、そして該セラミック基体のダイヤフラム部の外面上に、下部電極と圧電／電歪層と上部電極との組み合わせからなる圧電／電歪作動部が、膜形成法によって、一体的に積層形成されてなる構造を有するものであって、小型で安価な、高信頼性のアクチュエータであると共に、低い駆動電圧にて大変位が得られ、又、応答速度が速く、且つ発生力も大きいという優れた特徴を有しており、フィルター、ディスプレイ、センサー等におけるアクチュエータ部材等として誠に有用なものである。

【0004】 しかしながら、かかる圧電／電歪膜型素子について、本発明者らが更に検討した結果、そのような圧電／電歪膜型素子は、セラミック基体におけるダイヤフラム部の所定位置に、圧電／電歪作動部を構成する下部電極、圧電／電歪層及び上部電極が、膜形成法によって順次層状に積層形成され、そして必要な熱処理（焼成）が施されて、該圧電／電歪作動部がダイヤフラム部に一体的に設けられた構造とされるものであるところから、薄肉のダイヤフラム部位の剛性が充分でなく、また機械的強度が低く、そのために固有振動数が小さく、応答速度も遅い問題を内在し、加えてその圧電／電歪作動部、具体的には圧電／電歪層形成時における熱処理（焼成）によって、かかる圧電／電歪膜型素子の作動特

性が少なからず影響を受けることが、明らかとなったのである。

【0005】すなわち、そのような圧電／電歪層形成時の熱処理により、該圧電／電歪層（圧電／電歪作動部）には、それとセラミック基体のダイヤモンド部との間の焼成収縮による応力が発生して、それによって、かかる圧電／電歪層の焼結が妨げられ、その焼結を充分に行なうことが困難となり、充分な作動特性が得られないのである。

【0006】また、ディスプレイにおけるアクチュエータ部材等においては、所定のセラミック基板に、所定の配列形態をもって、複数の窓部が設けられ、そして、それら窓部に形成された薄肉のダイヤモンド部に、上述の如き圧電／電歪作動部が形成されることとなるが、上記した圧電／電歪層の焼成によって、薄肉のダイヤモンド部が撓んだり、また焼成後に残留する応力等によって、隣接する圧電／電歪作動部を同時に駆動した時の変位量が、それを独立して駆動した場合よりも、著しく低下する問題も、内在している。隣接する二つの圧電／電歪作動部を同時に駆動した時に、それら圧電／電歪作動部の設けられたダイヤモンド部の変位が相互に干渉して、それらの変位量を低下せしめることとなるからである。

【0007】

【解決課題】ここにおいて、本発明は、かかる事情を背景にして為されたものであって、その解決課題とするところは、セラミック基体の薄肉の壁部を構成するダイヤモンド部の外面上に圧電／電歪作動部が膜形成法によって形成されてなる圧電／電歪膜型素子において、その圧電／電歪作動部に発生する歪みや応力を効率よく変位に変え、また複数の圧電／電歪作動部を設けた場合であっても、それらの同時駆動に際しての変位低下率を小さく為し得るようにすることにある。

【0008】また、本発明は、そのような優れた特性を有する圧電／電歪膜型素子を有利に製造し得る手法を提供することにある。

【0009】

【解決手段】そして、上記の如き課題を解決するために、本発明は、少なくとも一つの窓部を有すると共に、該窓部を覆蓋するように、薄肉のダイヤモンド部が一体に設けられてなるセラミック基体と、該ダイヤモンド部の外面上に膜形成法によって層状に順次設けた下部電極、圧電／電歪層及び上部電極より構成される膜状の圧電／電歪作動部とを備えた圧電／電歪膜型素子にして、前記セラミック基体におけるダイヤモンド部が外方に凸なる形状を有し、該凸形状の外面上に前記膜状の圧電／電歪作動部が形成されていることを特徴とする圧電／電歪膜型素子を、その要旨とするものである。

【0010】なお、このような本発明に従う圧電／電歪膜型素子の好ましい態様によれば、前記セラミック基

におけるダイヤモンド部の外方に凸なる形状の突出量は、前記窓部の中心を通る最短寸法の5%以下とされることとなる。

【0011】また、本発明の他の好ましい態様によれば、前記圧電／電歪膜型素子におけるダイヤモンド部の平均結晶粒子径は、 $5\mu\text{m}$ 以下とされ、更にダイヤモンド部の厚さは、 $50\mu\text{m}$ 以下とされ、更にまた、圧電／電歪作動部の厚さは、 $100\mu\text{m}$ 以下とされることとなる。

【0012】さらに、本発明に従う圧電／電歪膜型素子の好ましい態様の一つによれば、前記セラミック基体は複数の窓部を有し、それら窓部に前記ダイヤモンド部がそれぞれ外方に凸なる形状に一体に形成されていると共に、該ダイヤモンド部の各々の外面上に、前記圧電／電歪作動部が形成されている構成が、採用される。

【0013】そして、本発明は、このような圧電／電歪膜型素子を有利に得るべく、少なくとも一つの窓部を有すると共に、該窓部を覆蓋するように、薄肉のダイヤモンド部が一体に設けられてなるセラミック基体と、該ダイヤモンド部の外面上に膜形成法によって層状に順次設けた下部電極、圧電／電歪層及び上部電極より構成される膜状の圧電／電歪作動部とを備えた圧電／電歪膜型素子を製造する方法にして、前記セラミック基体におけるダイヤモンド部が外方に凸なる形状を呈するものを準備し、次いで該外方に凸なる形状のダイヤモンド部の外面上に、膜形成法によって前記下部電極及び圧電／電歪層を順次層状に形成し、更に必要に応じて前記上部電極を設けた後、かかる圧電／電歪層を焼成せしめて、該ダイヤモンド部の凸形状の外面上に少なくとも該下部電極及び圧電／電歪層を一体的に形成したことを特徴とする圧電／電歪膜型素子の製造方法をも、その要旨とするものである。

【0014】

【具体的構成・作用】このように、本発明は、セラミック基体に設けられた窓部を覆蓋するように一体的に形成されたダイヤモンド部位の外面上に、膜形成法によって設けられた膜状の圧電／電歪作動部を有する圧電／電歪膜型素子において、かかるダイヤモンド部位を外方に凸なる形状となし、その外面上に膜状の圧電／電歪作動部を形成せしめたものであるが、そのような本発明の対象とする圧電／電歪膜型素子の一例が、図1及び図2に示されている。なお、ここに例示の具体例では、窓部は一つとされている。

【0015】すなわち、それらの図において、セラミック基体2は、所定大きさの矩形の窓部6を有する支持体としての所定厚さのベースプレート4と、その一方の面に重ね合わされて、窓部6を覆蓋する薄肉のダイヤモンド板8とから一体的に構成されており、かかるダイヤモンド板8の前記ベースプレート4における窓部6に位置する部分が、ダイヤモンド部位10とされているのであ

る。そして、この板状のセラミック基体 2 のダイヤフラム部位 10 の外面上には、それぞれ薄膜状の下部電極 12、圧電／電歪層 14 及び上部電極 16 が、通常の膜形成手法によって順次積層形成されて、膜状の圧電／電歪作動部 18 として、一体的に形成されている。なお、下部電極 12 及び上部電極 16 には、良く知られているように、図示しないそれぞれのリード部を通じて、所定の電圧が印加せしめられるようになっている。

【0016】従って、このような構造の圧電／電歪膜型素子においては、それをアクチュエータとして機能させる場合には、その圧電／電歪作動部 18 を構成する二つの電極 12、16 間に、従来と同様にして通電が行なわれ、それによって圧電／電歪層 14 に電界が作用せしめられると、そのような電界に基づくところの電界誘起歪みが惹起され、この電界誘起歪みの横効果にて、セラミック基体 2（ダイヤフラム部位 10）の板面に垂直な方向の屈曲変位乃至は力が発現せしめられることとなるのである。

【0017】本発明は、かかる圧電／電歪膜型素子において、そのセラミック基体 2 のダイヤフラム部位 10 を、図 3 に示されるように、外方に凸なる形状、換言すれば窓部 6 とは反対側に突出した湾曲形状と為し、その湾曲した外面に対して、圧電／電歪作動部 18 が形成されるように構成したものであり、これによって、圧電／電歪作動部 18 に発生する歪みや応力を効率よく変位に変え、また隣接する圧電／電歪作動部 18 を同時駆動した際の変位低下率を効果的に小さく為し得たのである。

【0018】すなわち、図 3 に示される如く、上に凸なる形状のダイヤフラム部位 10 の外面に形成された圧電／電歪作動部 18 の駆動によって、素子の変位方向は、図において下方（X 方向）、換言すれば窓部 6 内に入り込む方向となっておりところから、駆動時における圧電／電歪作動部 18 の発生応力の方向（図において矢印：B 方向）に応じて、ダイヤフラム部位 10 には、その基部において、矢印：A 方向の力が作用し、セラミック基体 2 の本体部分（ベースプレート 4 部分）を押す方向に力が働くこととなるのである。このため、隣接する圧電／電歪作動部 18 を同時駆動しても変位量の低下が小さく、独立して駆動した場合に比して、変位量の変化を少なく為し得るのである。しかも、ダイヤフラム部位 10 の外方に凸なる形状の外面に対して、圧電／電歪作動部 18（具体的には、少なくとも下部電極 12 及び圧電／電歪層 14）が形成されていることによって、当該部位の剛性が有利に高められ得ることとなる。また、そのようなダイヤフラム部位 10 の凸形状によって、該ダイヤフラム部位 10 の外側から窓部 6 内に入り込む方向の押圧力に対して、それによる荷重が主にダイヤフラム部位 10 に圧縮応力として入ることから、そのような方向からの押圧力に対する機械的強度に優れたものともなるのであり、更には圧電／電歪作動部 18 を含むダイヤフラ

ム部位 10 の固有振動数が大きくなり、応答速度が速くなる特徴をも発揮するのである。

【0019】なお、この圧電／電歪膜型素子において、そのセラミック基体 2 におけるダイヤフラム部位 10 の外方に凸なる形状の突出量としては、本発明の目的が達成され得るように適宜に決定されることとなるが、一般に有効な変位量を確保する上において、その突出量は、セラミック基体 2 における窓部 6 の中心を通る最短寸法（m）に対するダイヤフラム部位 10 の中央部付近の突出し量（h）、換言すれば最大突出し量（h）を百分率にて表した突出し率 $[y = (h/m) \times 100]$ が 50 % 以下とされ、特に大きな変位量を得るためには、その突出量は、有利には、窓部 6 の中心を通る最短寸法の 5 % 以下 $[(h/m) \times 100 \leq 5]$ とされることとなる。

【0020】また、このような本発明に従う圧電／電歪膜型素子において、その圧電／電歪作動部 18 が形成されるセラミック基体 2 を与える材料としては、公知の各種の材料が適宜に選択して用いられ得るが、一般に、安定化ジルコニア材料、部分安定化ジルコニア材料、アルミナ材料及びこれらの混合材料等が好適に用いられ、中でも、特に本発明者らが特開平 5-270912 号公報において明らかにした如き、酸化イットリウム等の化合物を添加せしめて、結晶相が主として正方晶、若しくは主として立方晶、正方晶、単斜晶のうち少なくとも 2 種以上の結晶相からなる混晶とすることで、部分安定化されたジルコニアを主成分とする材料が好ましく使用される。そのような材料から形成されるセラミック基体 2 は、薄い板厚においても、大きな機械的強度や高靱性を示し、また圧電／電歪材料との化学的な反応も少ない等の特徴を発揮するからである。なお、セラミック基体 2 は、金型や超音波加工等の機械加工法を用いて、窓部 6 となる空孔部を設けた、ベースプレート 4 を与えるグリーンシートに、ダイヤフラム板 8（ダイヤフラム部位 10）を与える薄いグリーンシートを積層、熱圧着した後、焼成、一体化することによって作製することが、高い信頼性の点から好ましい。また、そのようなセラミック基体 2 の圧電／電歪作動部 18 が形成されるダイヤフラム部位 10 を構成するセラミックは、機械的強度の点より、一般に $5 \mu\text{m}$ 以下、望ましくは $2 \mu\text{m}$ 以下の結晶粒子径を有していることが好ましく、更にそのようなダイヤフラム部位 10 における厚さとしては、素子の高速応答性と大きな変位を得るために、一般に $50 \mu\text{m}$ 以下、好ましくは $30 \mu\text{m}$ 以下、より好ましくは $15 \mu\text{m}$ 以下とすることが望ましい。

【0021】さらに、かかるベースプレート 4 やダイヤフラム板 8 を与える各グリーンシートは、それぞれ、複数枚のシート成分の重ね合わせによって形成することも可能である。また、ここでは、セラミック基体 2 の窓部 6 の形状、換言すればダイヤフラム部位 10 の形状は、

矩形（四角形）形状とされているが、これに限定されるものではなく、圧電／電歪膜型素子の用途に応じて、例えば、円形、多角形、楕円形等、またはこれらを組み合わせた形状等、任意の形状が適宜に選択されることとなる。それらの窓部6の形状において、その中心を通る最短寸法（m）とは、例えば円形においては、その直径、例示の矩形においては、その短辺長さ、更に楕円形においては、その短軸長さ等に相当するものである。

【0022】そして、かくして得られるセラミック基体2のダイヤフラム部位10上に、所定の電極12、16及び圧電／電歪層14を設けて、圧電／電歪作動部18を形成するには、公知の各種の膜形成手法が適宜に採用されることとなるが、圧電／電歪層14の形成にあたっては、スクリーン印刷、スプレー、コーティング、ディッピング、塗布等による厚膜形成手法が好適に採用される。この厚膜形成手法を用いれば、平均粒子径が0.01 μ m～7 μ m程度の、好ましくは0.05 μ m～5 μ m程度の圧電／電歪セラミック粒子を主成分とするペーストやスラリーを用いて、セラミック基体2のダイヤフラム部位10の外面上に、膜形成することが出来、良好な素子特性が得られるからである。そして、この厚膜形成手法の中でも、微細なパターンニングが安価に形成出来ると言う点で、スクリーン印刷法が特に好ましく用いられる。なお、圧電／電歪層14の厚さとしては、低作動電圧で大きな変位等を得るために、好ましくは50 μ m以下、更に好ましくは3 μ m以上、40 μ m以下とされることが望ましい。

【0023】なお、かかる圧電／電歪作動部18を構成する下部電極12や、上部電極16を与える電極材料としては、高温酸化雰囲気中に耐えられる導体であれば、特に規制されるものではなく、例えば金属単体であっても、合金であっても良く、また絶縁性セラミックスと金属単体、若しくはその合金との混合物であっても、更には導電性セラミックスであっても、何等差し支えない。尤も、より好ましくは、白金、パラジウム、ロジウム等の高融点貴金属類、或いは銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とする電極材料、或いは白金とセラミック基体材料や圧電材料とのサーメット材料が好適に用いられる。その中でも、更に好ましくは、白金のみ、若しくは白金系の合金を主成分とする材料が望ましい。なお、電極材料中に添加せしめるセラミック基体材料の割合は、5～30体積%程度が好ましく、また圧電／電歪材料の割合は、5～20体積%程度であることが好ましい。

【0024】そして、各電極12、16は、それぞれ、かかる導体材料を用いて、前記した厚膜形成手法若しくは、スパッタリング、イオンビーム、真空蒸着、イオンプレーティング、CVD、メッキ等の薄膜形成手法による通常の膜形成手法に従って形成されることとなるが、中でも、下部電極12の形成に関しては、スクリーン印

刷、スプレー、ディッピング、塗布等の厚膜形成手法が好ましく採用され、また上部電極16にあつても、同様な厚膜形成手法の他、前記した薄膜形成手法も好適に採用され、そしてそれら電極12、16は、何れも、一般に20 μ m以下、好ましくは5 μ m以下の厚さにおいて形成されることとなる。なお、これら電極12、16の厚さに、圧電／電歪層14の厚さを加えた、圧電／電歪作動部18の全体の厚さとしては、一般に100 μ m以下、好ましくは50 μ m以下とされる。

【0025】また、圧電／電歪作動部18における膜状の圧電／電歪層14を与える圧電／電歪材料としては、好ましくは、ジルコン酸チタン酸鉛（PZT系）を主成分とする材料、マグネシウムニオブ酸鉛（PMN系）を主成分とする材料、ニッケルニオブ酸鉛（PNN系）を主成分とする材料、マンガンニオブ酸鉛を主成分とする材料、アンチモンズ酸鉛を主成分とする材料、亜鉛ニオブ酸鉛を主成分と材料、チタン酸鉛を主成分とする材料、マグネシウムタンタル酸鉛を主成分とする材料、ニッケルタンタル酸鉛を主成分とする材料、更にはこれらの複合材料等が用いられる。更に、これら圧電／電歪材料に、ランタン、バリウム、ニオブ、亜鉛、セリウム、カドミウム、クロム、コバルト、アンチモン、鉄、イットリウム、タンタル、タングステン、ニッケル、マンガ、リチウム、ストロンチウム、ビスマス等の化合物や、それらの他の化合物を、添加物として含有せしめた材料、例えばPLZT系となるように、前記材料に所定の添加物を適宜に加えたものも、好適に使用される。

【0026】そして、これらの圧電／電歪材料の中でも、マグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、ニッケルニオブ酸鉛とマグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、マグネシウムニオブ酸鉛とニッケルタンタル酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、若しくはマグネシウムタンタル酸鉛とマグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、更には、これらの材料の鉛の一部をストロンチウム及び／又はランタンで置換したもの等が有利に用いられ、前記したスクリーン印刷等の厚膜形成手法で圧電／電歪層14を形成する場合の材料として、推奨される。なお、多成分系圧電／電歪材料の場合、成分の組成によって、圧電／電歪特性が変化するが、本発明で好適に採用されるマグネシウムニオブ酸鉛-ジルコン酸鉛-チタン酸鉛の3成分系材料や、マグネシウムニオブ酸鉛-ニッケルタンタル酸鉛-ジルコン酸鉛-チタン酸鉛、並びにマグネシウムタンタル酸鉛-マグネシウムニオブ酸鉛-ジルコン酸鉛-チタン酸鉛の4成分系材料では、擬立方晶-正方晶-菱面体晶の相境界付近の組成が好ましく、特にマグネシウムニオブ酸鉛：15～50モル%、ジルコン酸鉛：10～45モル%、チタン酸鉛：3

0～45モル%の組成や、マグネシウムニオブ酸鉛：15～50モル%、ニッケルタantal酸鉛：10～40モル%、ジルコン酸鉛：10～45モル%、チタン酸鉛：30～45モル%の組成、更にはマグネシウムニオブ酸鉛：15～50モル%、マグネシウムタantal酸鉛：10～40モル%、ジルコン酸鉛：10～45モル%、チタン酸鉛：30～45モル%の組成が、高い圧電定数と電気機械結合係数を有することから、有利に採用される。

【0027】また、上記の如くしてセラミック基体2におけるダイヤフラム部位10の外表面上に膜形成されるそれぞれの膜(12、14、16)は、それぞれの膜の形成の都度、熱処理(焼成)されて、セラミック基体2、具体的にはダイヤフラム部位10と一体構造となるようにされても良く、また全部の膜を形成した後、同時に熱処理(焼成)して、各膜が同時にダイヤフラム部位10に一体的に結合せしめられるようにしても良い。なお、電極膜(12、16)の形成手法の如何によっては、かかる一体化のための電極膜の熱処理(焼成)を必要としないことがある。また、このように形成された膜とダイヤフラム部位とを一体化するための熱処理(焼成)温度としては、一般に500℃～1400℃程度の温度が採用され、特に好ましくは、1000℃～1400℃の範囲の温度が有利に選択される。更に、膜状の圧電/電歪層14を熱処理(焼成)する場合には、高温時に圧電/電歪層の組成が不安定とならないように、そのような圧電/電歪材料の蒸発源と共に、雰囲気制御を行ないながら、熱処理(焼成)することが好ましい他、圧電/電歪層14上に適当な覆蓋部材を載置して、該圧電/電歪層14の表面が焼成雰囲気中に直接に露呈されないようにして焼成する手法を採用することも推奨される。その場合、覆蓋部材としては、基体と同様な材料系のものが用いられることとなる。

【0028】ところで、かくの如き構成の圧電/電歪膜型素子は、当業者の知識に基づいて各種の手法によって製造され、例えば、セラミック基板2部分の熱膨張率と圧電/電歪作動部18部分の熱膨張率を制御して、かかる圧電/電歪作動部18の圧電/電歪層14の焼成と同時に、セラミック基板2のダイヤフラム部位10を凸形状とする方法；圧電/電歪作動部18の圧電/電歪層14を焼成する際に、ダイヤフラム部位10に押圧力を用いて、外方に凸なる形状とする方法；圧電/電歪作動部18の圧電/電歪層14の焼成収縮率を考慮しつつ、上記の二つの熱膨張率を制御する方法等、圧電/電歪作動部18(具体的には、少なくとも下部電極12及び圧電/電歪層14)の形成と同時にダイヤフラム部位10の外方への凸形状を形成する手法が採用可能であるが、有利には、図4に示されているように、ダイヤフラム部位10が外方に突出せしめられてなるセラミック基体2を予め準備し、そのダイヤフラム部位10の外方に

凸なる外面上に、所定の圧電/電歪作動部18を形成せしめる手法が、工業的生産性の点より、好適に採用されることとなる。

【0029】すなわち、かかる有利な方法は、図4の(a)に示されている如く、先ず、セラミック基体2におけるダイヤフラム部位10が外方に凸なる形状、換言すれば窓部6とは反対側に突出した形状(突出量：H)を呈するものを準備し、次いで、(b)に示される如く、かかる外方に凸なる形状のダイヤフラム部位10の外面上に、膜形成法によって下部電極12及び圧電/電歪層14を順次層状に形成し、更に必要に応じて上部電極16を形成した後、該圧電/電歪層14の焼成を行なうことにより、(c)に示される如き、目的とする圧電/電歪膜型素子を製造するようにしたものである。そして、かかる圧電/電歪層14の焼成によって惹起される焼成収縮は、ダイヤフラム部位10の大きな凸形状(突出量：H)によって吸収され、これによって焼成後におけるダイヤフラム部位10の突出量：hは小さくなるのであり(h<H)、以て圧電/電歪層14の焼成収縮時に発生する応力が効果的に小さく為され、また、圧電/電歪層14の焼結が効果的に進行せしめられ得て、その緻密度が有利に向上せしめられ得るのである。

【0030】なお、かかる方法に用いられる、ダイヤフラム部位10が外方に凸なる形状を呈するセラミック基体2は、それを構成するベースプレート4及びダイヤフラム板8(図1及び図2参照)の焼結速度や収縮率を制御したり、焼成前にダイヤフラム板8の形状を調節したりする方法や、それらの熱膨張差を利用して、突出せしめる方法等によって、容易に得ることが出来る。より具体的には、ダイヤフラム板8を与えるグリーンシートの焼結を先に進行させ、ベースプレート4を与えるグリーンシートの焼結を遅らせたり、ダイヤフラム板8用グリーンシートの焼結による収縮率よりもベースプレート4用グリーンシートの焼成収縮率を大きくして、それらの焼結収縮差を利用して、ダイヤフラム部位10を外方に突出するようにするのである。

【0031】また、かかるセラミック基体2におけるダイヤフラム部位10の圧電/電歪作動部18の形成される前の突出量：Hとしては、圧電/電歪層14の焼成収縮率や最終的なダイヤフラム部位10の突出量：hの度合い等によって、適宜に決定されることとなるが、一般的には、窓部6の中心を通る最短寸法(m)の1～55%、好ましくは2～10%が有利に採用されることとなる。ただし、この突出量：Hが小さすぎる場合にあっては、圧電/電歪層14の焼成によって、ダイヤフラム部位10が内方に凹陥するようになるからであり、またそれが大きくなり過ぎると、圧電/電歪作動部18の駆動によって、有効な変位を発生させることが困難となるからである。

【0032】さらに、かかる方法において、セラミック

基体2におけるダイヤフラム部位10の外面上の所定部位に形成される下部電極12や圧電/電歪層14や上部電極16は、何れも、前記した膜形成法によって形成され、そして前記した焼成温度条件下において焼成されることによって、それぞれ、前述の如き目的とする厚さの層として仕上げられ、以て圧電/電歪作動部18がダイヤフラム部位10上に一体的に形成されるのである。なお、圧電/電歪層14の焼成は、それを下部電極12上に形成した段階において（従って上部電極16は、形成されていない）行なうことが望ましいが、更にその上に上部電極16を形成した形態において圧電/電歪層14の焼成を実施しても、何等差し支えない。

【0033】このようにして得られる本発明に従う圧電/電歪膜型素子は、そのダイヤフラム部位において外方に凸なる形状を有していることによって、当該部位の剛性が高く、またダイヤフラム部位外側からの押圧力に対する機械的強度に優れ、更に固有振動数が大きくて、応答速度が速いという特徴を有すると共に、隣接する圧電/電歪作動部を同時駆動させた場合における変位量が、それぞれの単独駆動の場合の変位量と殆ど変わることがないという、格別の特徴を発揮するものであって、これによりセンサやアクチュエータ等の各種の用途に有利に用いられ得ることとなったのである。

【0034】尤も、この本発明に従う圧電/電歪膜型素子は、そのダイヤフラム部位の外側面に設けられた圧電/電歪作動部による作動によって、その変位が効果的に為され得るようになっているところから、各種の圧電/電歪膜型素子として有利に用いられ得るものである。すなわち、フィルター、加速度センサや衝撃センサ等の各種センサ、トランス、マイクロホン、発音体（スピーカ等）、動力用や通信用の振動子や発振子の他、ディスプレイや内野研二著（日本工業技術センター編）「圧電/電歪アクチュエータ 基礎から応用まで」（森北出版）に記載のサーボ変位素子、パルス駆動モータ、超音波モータ等に用いられるユニモルフ型等の、屈曲変位を発生させるタイプの圧電/電歪膜型アクチュエータとして、特に有利に用いられ得るのである。

【0035】因みに、図5には、本発明に従う圧電/電歪膜型素子の一例が概略的に示されており、また図6には、その分解斜視図が示されている。そして、そこに図示される圧電/電歪膜型素子20は、セラミック基体22とそのダイヤフラム部位（26）の外方に突出した外表面に配置された圧電/電歪作動部24とが一体化されてなる構造とされており、その圧電/電歪作動部24が、印加電圧に従い、セラミック基体22の薄肉のダイヤフラム部位（26）を屈曲変形せしめるようになっている。

【0036】より詳細には、セラミック基体22は、それぞれ、ジルコニア材料からなる薄肉の平板形状を呈する閉塞プレート（ダイヤフラム板）26と接続プレート

（ベースプレート）28が同じくジルコニア材料からなるスペーサプレート（ベースプレート）30を挟んで重ね合わされてなる構造をもって、一体的に形成されている。そして、接続プレート28には、所定の間隔を隔てて連通用開孔部32の複数（ここでは3個）が形成され、外部との連通部となるように構成されている。なお、この連通用開孔部32の個数、形状、寸法、位置等は、圧電/電歪膜型素子20の用途に応じて適宜に選定されることとなる。また、スペーサプレート30には、正形状の窓部36が複数個（ここでは3個）形成されている。そして、それら各窓部36に対して、前記接続プレート28に設けられた各1つの連通用開孔部32が開孔せしめられるように、かかるスペーサプレート30が、接続プレート28に対して重ね合わされているのである。更にまた、このスペーサプレート30における接続プレート28が重ね合わされた側とは反対側の面には、閉塞プレート26が重ね合わされており、この閉塞プレート26にて窓部36の開孔が覆蓋されている。それによって、セラミック基体22の内部には、連通用開孔部32を通じて、外部に連通された加圧室38が形成されているのである。なお、このようなセラミック基体22は、前述するように、所定のセラミック材料、ここではジルコニア材料を用いて、一体焼成品として形成されている。また、ここでは、閉塞プレート（ダイヤフラム板）とスペーサプレート（ベースプレート）と接続プレート（ベースプレート）とから構成される3層構造品を例示したが、4層構造品或いは、図7に示すようなそれ以上の多層構造品とすることも可能である。なお、図7において、46、48は、それぞれ中間室及び連通孔を示す。

【0037】また、かかるセラミック基体22には、その閉塞プレート26の外面上における、各加圧室38に対応する部位に、それぞれ、膜状の圧電/電歪作動部24が設けられている。この圧電/電歪作動部24は、セラミック基体22の窓部36部位に位置する閉塞プレート26部分、即ちダイヤフラム部位の外面上に、下部電極40、圧電/電歪層42及び上部電極44を膜形成法によって順次形成することにより、構成されたものである。

【0038】従って、このようなセラミック基体22のダイヤフラム部位（26）上に圧電/電歪作動部24が一体的に設けられてなる圧電/電歪膜型素子20にあっては、その圧電/電歪作動部24の作動に基づいて、加圧室38内が加圧せしめられることとなり、以てかかる加圧室38内の流体の吐出が効果的に実現され得るのである。また、本構造の圧電/電歪膜型素子は、アクチュエータとしてだけでなく、ダイヤフラム部の屈曲変位を電圧信号として取り出し、センサとしても使用され得るものである。

【0039】このように、本発明に従う圧電/電歪膜型

素子は、アクチュエータやセンサとして、有利にはディスプレイ、スピーカー、サーボ変位素子、パルス駆動モータ、超音波モータ、加速度センサ、衝撃センサの構成部材に用いられ得るものであるが、勿論、その他の公知の各種用途にも有利に用いられ得ることは、言うまでもないところである。

【0040】

【実施例】以下に、本発明の代表的な実施例を示し、本発明を更に具体的に明らかにすることとするが、本発明が、そのような実施例の記載によって何等の制約をも受けるものでないことは、言うまでもないところである。また、本発明には、以下の実施例の他にも、更には上記した具体的記述以外にも、本発明の趣旨を逸脱しない限りにおいて、当業者の知識に基づいて、種々なる変更、修正、改良等を加え得るものであることが理解されるべきである。

【0041】実施例 1

矩形形状のセラミック基体の長手方向に、図6と同様な配列形態にて、0.2mmの間隔を隔てて、0.5mm×0.7mmの大きさの矩形の窓部が、該矩形の窓部の0.5mmの長さを有する辺の延びる方向に沿って4個配列されてなると共に、それら窓部が、10μmの厚みのダイヤフラム部にて、覆蓋されてなる一体的構造のセラミック基体を準備した。なお、このセラミック基体は、その基体本体部及びダイヤフラム部共に、平均粒径0.4μmの、イットリアで部分安定化されたジルコニア材料の粉末を用いて成形されたグリーンシートを使用して、常法に従って成形、焼成されたものであり、その基体本体部の厚さは、焼成後に200μmとなるようにした。

【0042】そして、このセラミック基体のダイヤフラム部の外面上の所定位置に、白金ペーストを用いて、スクリーン印刷法により、焼成後の厚みが5μmとなるように印刷し、120℃で10分間乾燥した後、1350℃で2時間焼成することにより、下部電極を形成し、更にこの下部電極上に、圧電/電歪材料としてマグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる材料を用いて、焼成後の厚みが30μmとなるように、スクリーン印刷法により印刷し、120℃で20分間乾燥した後、1300℃で圧電/電歪層の焼成を行なって、圧電/電歪層を形成した。更に、このようにしてダイヤフラム部上に下部電極及び圧電/電歪層の形成されたセラミック基体を用い、それぞれの窓部内に、凸形状をし*

*たアルミナセラミックピンを嵌入せしめ、それぞれのダイヤフラム部を内側（下部電極や圧電/電歪層の形成されていない側）から押圧せしめて、1300℃の温度で再焼成することにより、それぞれのダイヤフラム部が外方に20μm(h)の割合で突出せしめられた形状のセラミック基体を得た。

【0043】その後、こうして得られたセラミック基体の外方に凸なる形状のダイヤフラム部上に設けられている下部電極及び圧電/電歪層の上に、更に上部電極として、Cr薄膜及びCu薄膜をスパッタリング法にて形成し、以て目的とする圧電/電歪膜型素子（本発明素子）を得た。なお、上部電極の厚さは、全体として0.3μmとした。また、この得られた圧電/電歪膜型素子における各圧電/電歪作動部の上部電極と下部電極との間に、100Vの電圧を掛けて、それぞれ分極処理せしめた。

【0044】一方、従来素子として、前記で準備したセラミック基体を用い、そのダイヤフラム部上に、導電性接着剤を使用して、厚さ30μmの圧電/電歪材料の板を貼り付けて、従来と同様な圧電/電歪素子を作製した。

【0045】かくして得られた二つの素子について、各圧電/電歪作動部に電圧を印加せしめて駆動させた場合における全駆動時の変位量/単独駆動時の変位量の割合を求めると共に、各素子のダイヤフラム部の固有振動数及び破壊荷重を求めて、その結果を、下記表1に示した。

【0046】なお、各素子における圧電/電歪作動部の作動評価においては、分極処理と同様な方向に電圧30Vを各素子の各圧電/電歪作動部の上部電極と下部電極との間に印加し、レーザードップラー装置により、各圧電/電歪作動部の変位量（単独変位量）をそれぞれ測定すると共に、その固有振動数を測定した。また、各素子の4個の圧電/電歪作動部の全部に30Vの電圧を印加し、それぞれの圧電/電歪作動部の変位量を測定し、その平均値を全駆動時の変位量とした。そして、これら得られた値より、（全駆動変位量/単独変位量）×100（%）にて全駆動/単独駆動変位量の比（%）を算出した。更に、破壊荷重は、各素子のそれぞれのダイヤフラム部の中央付近を外側（下部電極や圧電/電歪層の形成されている側）から0.2mm径の圧子によって押圧し、その破壊荷重を求めた。

【0047】

表 1

	全駆動／単独 駆動変位量	固有振動数	破壊荷重	単独駆動 変位量
本発明素子	100%	400kHz	150g	0.25 μ m
従来素子	50%	250kHz	30g	0.18 μ m

【0048】かかる表1の結果から明らかなように、本発明に従ってセラミック基体のダイヤフラム部を外方に凸なる形状とし、その凸形状の外面に圧電／電歪作動部を形成せしめた素子にあっては、圧電／電歪作動部の全駆動時の変位量と単独駆動時の変位量とが略等しく、従来素子の50%に比べて、著しく改善されていることが認められる。また、固有振動数及び破壊荷重においても、本発明に従う素子にあっては、従来素子に比べて、顕著な改善効果が認められるのである。

【0049】実施例 2

3モル%イットリア部分安定化ジルコニア粉末：80重量%とアルミナ粉末：20重量%とからなる、平均粒子径0.4 μ mのセラミック混合粉末を用い、常法に従って、バインダ、可塑剤及び有機溶剤を混合せしめて、スラリーを調製し、このスラリーより、ドクターブレード法にて、焼成後の厚みが200 μ mとなるように、ベースプレート用グリーンシートを成形した。

【0050】一方、平均粒子径0.3 μ mの3モル%イットリア部分安定化ジルコニア粉末を用いて、常法に従ってバインダ、可塑剤及び有機溶剤を配合してスラリーを調製した後、リバースロールコータ装置にて焼成後の厚みが10 μ mとなるように、ダイヤフラム板用グリーンシートを成形した。

【0051】その後、上記の如くして得られたベースプレート用グリーンシートを所定の金型にてパターン打抜き（窓部の形成）した後、これに、上記で作製したダイヤフラム板用グリーンシートを重ね合わせ、100kg/cm²の圧力下に、80℃×1分の条件にて熱圧着せしめた。そして、この得られた一体積層物を1500℃の温度で2時間焼成することにより、ダイヤフラム部が外方に突出せしめられてなる（突出量：H=30 μ m）セラミック基体を得た。

*【0052】次いで、この得られたセラミック基体を用い、その外方に突出されたダイヤフラム部の外面上に、実施例1と同様にして、下部電極及び圧電／電歪層を形成して、その焼成を行なったところ、かかるダイヤフラム部の突出量は、実施例1と同様に、約20 μ m（=h）となった。そして、この焼成された圧電／電歪層の上に、実施例1と同様にして、上部電極を形成することにより、本発明に従う圧電／電歪膜型素子を得た。

【0053】このようにして得られた圧電／電歪膜型素子について、実施例1と同様にして全駆動／単独駆動変位量、固有振動数及び破壊荷重を測定したところ、実施例1における素子と同様な優れた結果が得られた。

【0054】実施例 3

再焼成時にセラミック基体のダイヤフラム部を押圧せしめるアルミナセラミックピンの凸形状（突出し量）を変えること以外は、実施例1と同様にして、本発明に従う圧電／電歪膜型素子を作製した。なお、かかるアルミナセラミックピンの変更によって、本実施例にて得られた素子は、そのダイヤフラム部が40 μ mの高さ（=h）にて外方に凸なる形状となった。

【0055】かくして得られた圧電／電歪膜型素子について、実施例1と同様にして、全駆動／単独駆動変位量、固有振動数、破壊荷重を測定し、その結果を、下記表2に示した。なお、表2には、実施例1において得られた本発明素子についての評価結果も併せて示されているが、それらの評価結果の対比からも明らかな如く、セラミック基板のダイヤフラム部の凸率を8%とすることにより、固有振動数及び破壊荷重において優れていることが認められ、一方、単独駆動変位量においては、凸率を4%とする方が、大きな変位を得ることが出来るのである。

*【0056】

表 2

	凸率	全駆動／単独 駆動変位量	固有振動数	破壊荷重	単独駆動 変位量
本実施例素子	8%	100%	600kHz	200g	0.16μm
実施例1素子	4%	100%	400kHz	150g	0.25μm

凸率：(h/m) × 100 (%)

【0057】

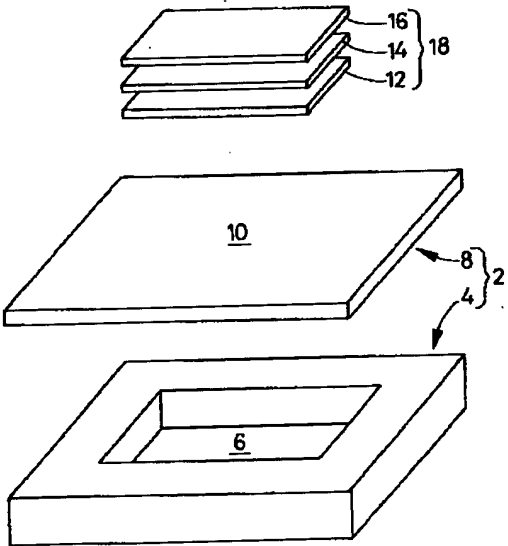
【発明の効果】以上の説明から明かなように、本発明によれば、セラミック基体の圧電／電歪作動部の設けられるダイヤフラム部位の剛性が効果的に高められ得、また、そのダイヤフラム部位外側からの押圧に対する機械的強度や固有振動数が効果的に大ならしめられ得て、その応答速度が有利に高められ得ると共に、圧電／電歪作動部に発生する歪みや応力を効率よく変位に変え得る等の優れた特徴を有する圧電／電歪膜型素子が、効果的に実現され得たのである。

【0058】また、本発明に従う圧電／電歪膜型素子においては、その複数の圧電／電歪作動部を同時に駆動せしめた場合にあっても、それぞれの変位量が、それら圧電／電歪作動部の単独駆動の場合に比して、それほど低下するようなことがなく、それら圧電／電歪作動部の駆動形態において、その変位量が変化する等の問題もなく、均一な変位量を示し、品質の均一な素子となるのである。

【図面の簡単な説明】

【図1】本発明に従う圧電／電歪膜型素子の基本的な構 * 30

【図1】



* 造の一例を示す分解斜視図である。

【図2】図1に示される圧電／電歪膜型素子の断面説明図である。

【図3】図1に示される圧電／電歪膜型素子における窓部の中心を通る最短寸法方向（窓部6の短辺方向）における断面の拡大説明図である。

【図4】本発明に従う圧電／電歪膜型素子の製造方法の一例の工程を示す部分断面拡大説明図である。

【図5】本発明に係る圧電／電歪膜型素子の一例を示す断面図である。

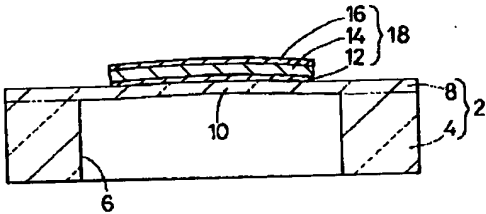
【図6】図5に示される圧電／電歪膜型素子の分解斜視図である。

【図7】本発明に係る圧電／電歪膜型素子の他の一例を示す断面図である。

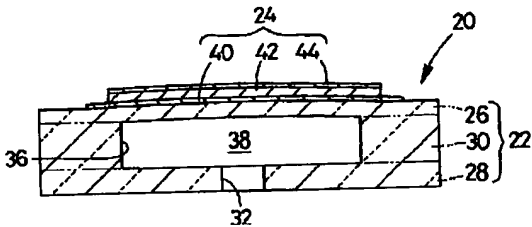
【符号の説明】

- | | | | |
|----|----------|----|---------|
| 2 | セラミック基体 | 4 | ベースプレート |
| 6 | 窓部 | 8 | ダイヤフラム板 |
| 10 | ダイヤフラム部位 | 12 | 下部電極 |
| 14 | 圧電／電歪層 | 16 | 上部電極 |
| 18 | 圧電／電歪作動部 | | |

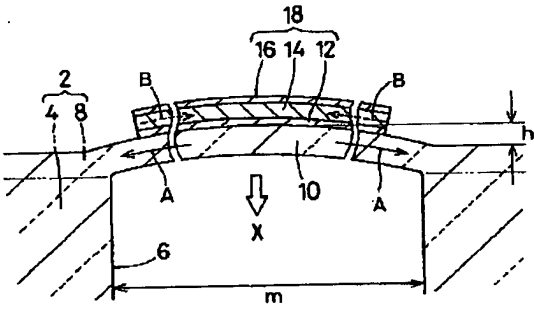
【図2】



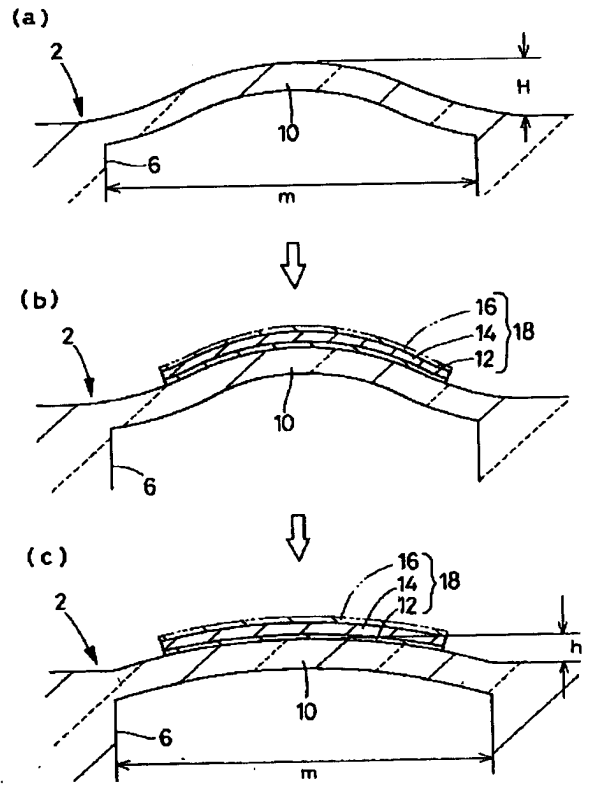
【図5】



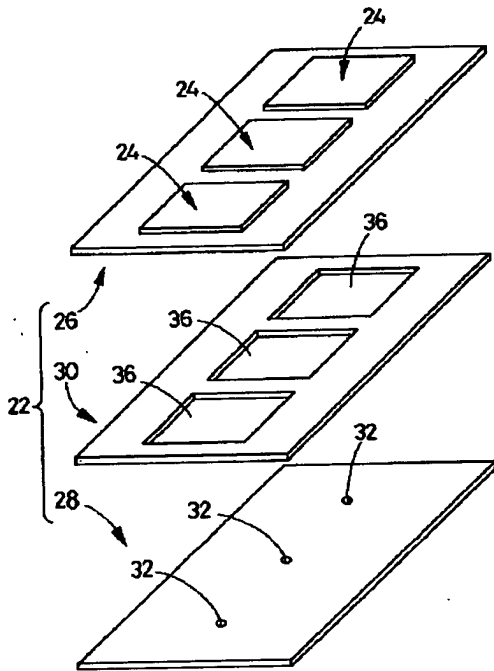
【図 3】



【図 4】



【図 6】



【図 7】

